

芯片级 HBM 静电防护分析平台

产品简介

ESDi 平台是一款先进的芯片级 ESD (静电防护) 验证平台, 为设计流程的各个阶段提供定制化解决方案。该平台包括原理图级 HBM (人体模型) 检查工具 ESDi-SC, 芯片级 HBM 检查工具 ESDi, 和适用于多线程仿真的芯片级 HBM 检查分析工具 ESDi-XL。

通过非线性仿真技术和 ESD 器件的 TLP 模型, ESDi 平台可确保对 HBM 静电防护放电路径的精确仿真, 在保证仿真精度的同时显著提高仿真速度。该工具套件支持版图提取, pad 和 ESD 器件识别, 并生成包含版图寄生电阻的简化模型。通过仿真 pad-pad 的 HBM 冲击, 标识出版图各部位的 IR drop, 并计算电流密度和各器件的承压情况, 进行芯片级 ESD 验证。

ESDi 平台可用于检查内部电路器件过载、ESD 器件设计错误或缺失、因 HBM ESD 放电导致 pad 电压过高、因互连金属线过细或通孔过小引发的电迁移问题、总线电阻过高导致被保护器件承压过高, 和 ESD 器件内部电流分布不均衡等情况, 以此规避由于 ESD 防护不足导致的芯片良率和可靠性问题。

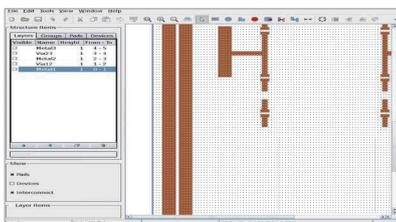
ESDi 平台为设计流程的各个阶段提供全面的 HBM 验证解决方案, 获得业界头部芯片设计公司和制造商的认可和肯定。

产品优势

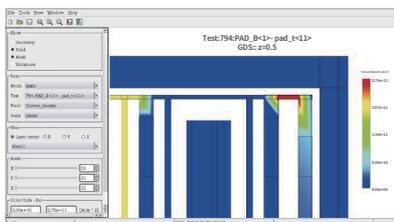
- **全面**
覆盖设计全流程 (原理图级 HBM 验证和版图级 HBM 验证)
- **领先**
覆盖金属化和内部电路所有 ESD 路径 (sneak-path) 检查, 高亮显示临界失效器件, 由此避免设计的芯片出现代价高昂的 ESD 失效故障
- **准确**
多种仿真分析确保高准确度
- **系统化**
全面覆盖流片前 ESD sign-off 验证流程里所有 HBM ESD 事件, 包括复杂的多电源域设计
- **高性价比**
设置简单、效率高, 适用于开始设计到最终流片的整个设计流程

应用实例

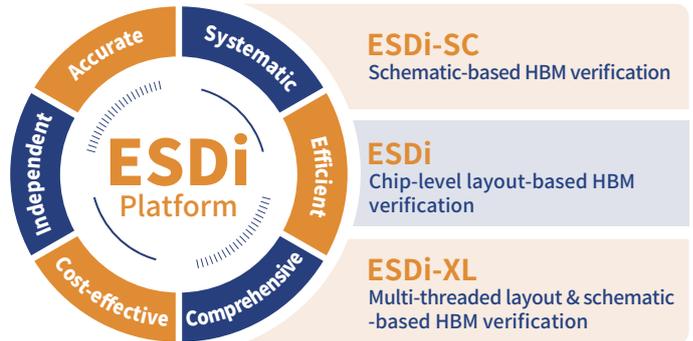
版图分析



金属层电流密度、电压分析



芯片级ESD验证



产品功能

- 采用 ESD 器件 I-V 数据和提取的电阻计算 ESD 测试期间所产生的 pad-pad 电压
- 检查内部电路是否因 pad-pad 的 ESD 触发产生过高的电压 / 电流
- 支持基于拓扑或规则的 ESD 验证以全面优化内部电路防护设计
- 计算互连中的电流密度并在 GUI 界面的场景示图中显示
- 兼容第三方基于 AGF/SVDB 的版图和原理图软件
- 通过高效的多线程求解器提高整体效率

ESD 网络和内部电路检查流程



产品应用

- 数模混合芯片 HBM 静电防护分析
- 汽车芯片 HBM 静电防护分析
- 电源管理芯片 HBM 静电防护分析
- 数字芯片 HBM 静电防护分析